

ПЛИС с маршрутом генерации прошивок на базе
открытых САПР

Круглый стол по САПР. АРПЭ.

Елизаров С.Г., Лукьянченко Г.А, Монахов А.М.,
Уманский М.В.

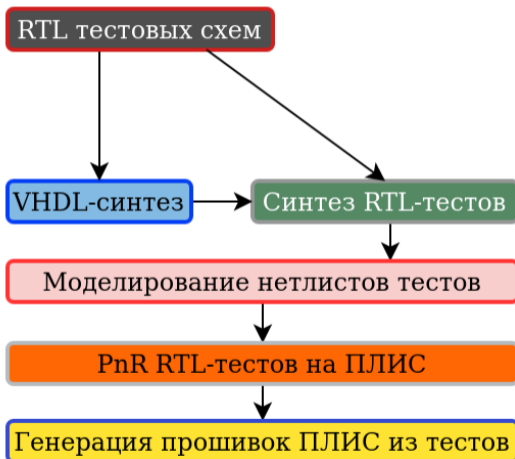
ООО «Мальт систем»





- Ранее считалось, что одним из самых сложных этапов разработки ПЛИС является разработка софта для имплементации прошивок.
- Сложность софта приводила к созданию совместимых клонов ПЛИС от известных производителей. Примерами могут служить ПЛИС серий ВЗПП 5576XC1T (Altera Flex10k) и ВМТІ ВQR5* (Xilinx Virtex-5).
- В то же время на настоящий момент достигли существенного уровня зрелости открытые инструменты для разработки прошивок ПЛИС, появившиеся из исследовательских проектов и проектов реверс-инжиниринга коммерческих ПЛИС Lattice и Xilinx.
- Существование открытых САПР позволяет создавать свои проекты ПЛИС.

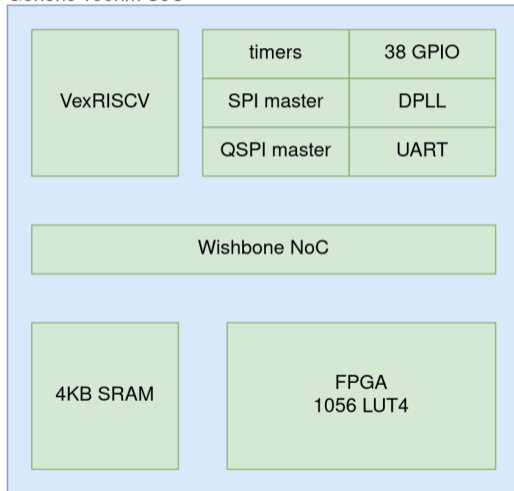
Маршрут разработки прошивок ПЛИС



СНК с ПЛИС на 130 нм



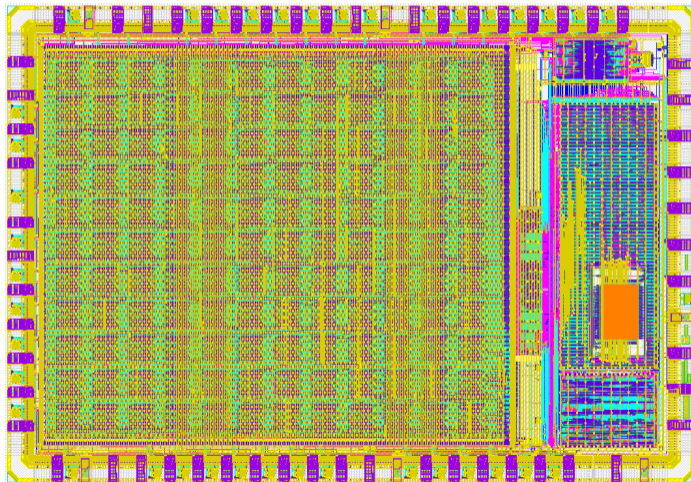
Generic 130nm SoC



Результаты имплементации СнК



- 1056 LUT
- Реализована в исключительно цифровом маршруте при помощи OpenLane
- Получены консервативные оценки производительности
- Характерная частота 30 МГц
- Площадь всей СнК 18 мм²
- Площадь ПЛИС 9.8 мм²



ПЛИС и СнК используемые для сравнения



Название	Тех., нм	LUT4	BRAM, КБит	Площадь, мм ²	130нм, LUT/мм ²
СнК130	130	1056	0	18.6	105
Altera Flex10k ¹	420	2880	20	395	95
Xilinx Spartan 3 ²	90	8064	360	20	193
Lattice iCE40 ³	40	1280	64	2.1	80

Название СнК	Процессорное ядро	Частота, МГц
СнК130	VexRISCV (RISC-V)	50
Gowin Arora	Cortex-M3 (ARM)	100
QuickLogic EOS S3	Cortex-M4F (ARM)	80

¹EPF10K50

²XC3S400A

³LP1K

Полученные характеристики и сравнение с аналогами



Площадь, LUT

Тест	CnK130	Spartan 3A	iCE40, nextpnr	Flex 10k
WB counter	32	16	29	15
FIFO	272	115	150	253
TEA	552	104	314	651
HyperRAM	592	464	608	450

Частота, МГц

Тест	CnK130	Spartan 3A	iCE40, nextpnr	Flex 10k
WB counter	25	240	195	57
FIFO	11	150	90	33
TEA	3	140	87	65
HyperRAM	13	175	118	47

Выводы



- Свободные САПР для ПЛИС открывают возможность для проектирования своих архитектур ПЛИС без оглядки на обратную совместимость с другими решениями и без существенных затрат на программную инфраструктуру.
- Сегодня разработать eFPGA возможно даже в полностью цифровом маршруте при помощи открытых инструментов. Однако для получения производительности уровня коммерческих ПЛИС требуется оптимизация под конкретный техпроцесс.
- Сегодняшнее состояние открытых САПР как для СБИС, так и для ПЛИС - это отличная отправная точка для создания собственных решений.
- Тема открытых САПР собрала вокруг себя большое сообщество разработчиков и очевидно будет развиваться, догоняя коммерческие решения.